

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

2370

US

#5

J1033 U.S. PTO  
09/853622  
05/14/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 5月15日

CERTIFIED COPY OF  
PRIORITY DOCUMENT

出 願 番 号

Application Number:

特願2000-142527

出 願 人

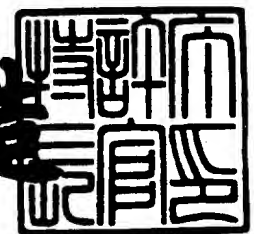
Applicant (s):

日本電気株式会社

2001年 2月23日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3009909

【書類名】 特許願

【整理番号】 34803435

【提出日】 平成12年 5月15日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 G11B 5/39

【発明の名称】 磁気抵抗効果センサ、磁気抵抗効果センサの製造方法、  
磁気抵抗検出システム、および磁気記憶システム

【請求項の数】 21

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 林 一彦

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 大橋 啓之

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 石綿 延行

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 中田 正文

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 深見 栄三

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 永原 聖万

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 本庄 弘明

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 藤方 潤一

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 石原 邦彦

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 森 茂

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100070530

【弁理士】

【氏名又は名称】 畑 泰之

【電話番号】 03-3582-7161

【手数料の表示】

【予納台帳番号】 043591

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9603496

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 磁気抵抗効果センサ、磁気抵抗効果センサの製造方法、磁気抵抗検出システム、および磁気記憶システム

【特許請求の範囲】

【請求項 1】 フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を用いた、センス電流が当該磁気抵抗効果膜に対し略垂直に流れるタイプのシールド型磁気抵抗効果素子を使用され、且つ下シールドにアモルファス材料もしくは微結晶材料が使用されていることを特徴とする磁気抵抗効果センサ。

【請求項 2】 当該下シールドに用いる微結晶の結晶粒径が 6. 2 nm 以下であることを特徴とする、請求項 1 記載の磁気抵抗効果センサ。

【請求項 3】 当該下シールドが、CoZrTa 及び CoZrTaCr 合金をベースとする材料からなる事を特徴とする請求項 1 又は 2 記載の磁気抵抗効果センサ。

【請求項 4】 当該下シールドがスパッタにより形成されていることを特徴とする請求項 1 乃至 3 の何れかに記載の磁気抵抗効果センサ。

【請求項 5】 フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜が、下地層を介するか或いは直接当該下シールド上に形成されている事を特徴とする請求項 1 乃至 4 の何れかに記載の磁気抵抗効果センサ。

【請求項 6】 フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜の下地層下部に、下部導電層が配置されており、その下部導電層の下部が下シールドと接していることを特徴とする請求項 1 乃至 5 の何れかに記載の磁気抵抗効果センサ。

【請求項 7】 フリー層とフリー層上に形成されたバリア層とバリア層上に

形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜の下部に、導電体層が下地層を介して接触するか、あるいは直接接触するように配置されている磁気抵抗効果素子において、当該下部導電層が磁気抵抗効果膜にセンス電流を流す下部電極として機能し、下部導電体がアモルファスもしくは微結晶からなることを特徴とする磁気抵抗効果センサ。

【請求項 8】 当該下部導電層を形成する微結晶の結晶粒径が 5.4 nm 以下であることを特徴とする請求項 7 記載の磁気抵抗効果センサ。

【請求項 9】 当該下部導電層がスパッタにより形成されていることを特徴とする請求項 7 又は 8 記載の磁気抵抗効果センサ。

【請求項 10】 固定層に接触して、固定層の磁化を固定する層が設置されることを特徴とする請求項 1 乃至 9 の何れかに記載の磁気抵抗効果センサ。

【請求項 11】 フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組み合わせ、を基本構成とする磁気抵抗効果膜を用いて、センス電流が当該磁気抵抗効果膜に対し略垂直に流れるタイプのシールド型磁気抵抗効果素子を形成すると共に、下シールド層に、アモルファス材料もしくは微結晶材料を使用することを特徴とする磁気抵抗効果センサの製造方法。

【請求項 12】 当該下シールド層に用いる微結晶の結晶粒径を 6.2 nm 以下となる様に構成する事を特徴とする請求項 11 記載の磁気抵抗効果センサの製造方法。

【請求項 13】 当該下シールドをスパッタ方式により形成することを特徴とする請求項 11 又は 12 に記載の磁気抵抗効果センサの製造方法。

【請求項 14】 フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を直接当該下シールド層上に形成するか、下地層を介して当該下シールド上に形成する事を特徴とする請求項 11 乃至 13 の何れかに記載の磁気抵抗効果セ

ンサの製造方法。

【請求項 1 5】 下シールド層を形成すると共に当該下シールド層上に下部導電層を形成し、当該下部導電層の上に下地層を介して、フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を形成する事を特徴とする請求項 1 1 乃至 1 4 の何れかに記載の磁気抵抗効果センサの製造方法。

【請求項 1 6】 フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を下地層を介するか、或いは下地層を介することなく直接に下部導電層上に形成すると共に、当該下部導電層をアモルファスもしくは微結晶で構成する事を特徴とする磁気抵抗効果センサの製造方法。

【請求項 1 7】 当該下部導電層を結晶粒径が 5 . 4 n m 以下である微結晶で構成することを特徴とする請求項 1 6 記載の磁気抵抗効果センサの製造方法。

【請求項 1 8】 当該下部導電層がスパッタ方式により形成することを特徴とする請求項 1 6 又は 1 7 記載の磁気抵抗効果センサの製造方法。

【請求項 1 9】 固定層に接触して、固定層の磁化を固定する層を更に形成することを特徴とする請求項 1 1 ～ 1 8 の何れかに記載の磁気抵抗効果センサの製造方法。

【請求項 2 0】 請求項 1 乃至 1 0 の何れかに記載の磁気抵抗効果センサと、磁気抵抗センサを通る電流を生じる手段と、検出される磁界の関数として上記磁気抵抗センサの抵抗率変化を検出する手段とを備えた事を特徴とする磁気抵抗検出システム。

【請求項 2 1】 データ記録のための複数個のトラックを有する磁気記憶媒体と、磁気記憶媒体上にデータを記憶させるための磁気記録システムと、請求項 1 9 記載の磁気抵抗検出システムと、磁気記録システムおよび磁気抵抗検出システムを前記磁気記憶媒体の選択されたトラックへ移動させるために、磁気記録システム及び磁気抵抗変換システムとに結合されたアクチュエータ手段とからなる

磁気記憶システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は磁気媒体に記録した情報信号を読み取るための磁気センサに関する。

【0002】

【従来技術】

従来技術では、磁気抵抗 (MR) センサまたはヘッドと呼ばれる磁気読み取り変換器が開示されており、これは、大きな線形密度で磁性表面からデータを読み取れることがわかっている。

【0003】

MRセンサは、読み取り素子によって感知される磁束の強さと方向の関数としての抵抗変化を介して磁界信号を検出する。こうした従来技術のMRセンサは、読み取り素子の抵抗の1成分が磁化方向と素子中を流れる感知電流の方向の間の角度の余弦の2乗に比例して変化する、異方性磁気抵抗 (AMR) 効果に基づいて動作する。

【0004】

AMR効果のより詳しい説明は、D. A. トンプソン (Thompson) 等の論文 "Memory Storage and Related Applications" IEEE Trans. on Mag. MAG-11, P. 1039 (1975) に出ている。

【0005】

AMR効果を用いた磁気ヘッドではバルクハウゼンノイズを押えるために縦バイアスを印加することが多いが、この縦バイアス印加材料として、FeMn、NiMn、ニッケル酸化物などの反強磁性材料を用いる場合がある。

【0006】

さらに最近には、積層磁気センサの抵抗変化が、非磁性層を介する磁性層間での電導電子のスピン依存性伝送、及びそれに付随する層界面でのスピン依存性散乱に帰される、より顕著な磁気抵抗効果が記載されている。

## 【 0 0 0 7 】

この磁気抵抗効果は、「巨大磁気抵抗効果」や「スピン・バルブ効果」など様々な名称で呼ばれている。このような磁気抵抗センサは適当な材料で出来ており、AMR効果を利用するセンサで観察されるよりも、感度が改善され、抵抗変化が大きい。

## 【 0 0 0 8 】

この種のMRセンサでは、非磁性層で分離された1対の強磁性体層の間の平面内抵抗が、2つの層の磁化方向間の角度の余弦に比例して変化する。

## 【 0 0 0 9 】

1988年6月に優先権主張されている特開平2-61572号公報には、磁性層内の磁化の反平行整列によって生じる高いMR変化をもたらす積層磁性構造が記載されている。積層構造で使用可能な材料として、上記明細書には強磁性の遷移金属及び合金が挙げられている。

## 【 0 0 1 0 】

また、中間層により分離している少なくとも2層の強磁性層の一方に固定させる層を付加した構造および固定させる層としてFeMnが適当であることが開示されている。

## 【 0 0 1 1 】

1990年12月11日に優先権主張されている、特開平4-358310号公報には、非磁性金属体の薄膜層によって仕切られた強磁性体の2層の薄膜層を有し、印加磁界が零である場合に2つの強磁性薄膜層の磁化方向が直交し、2つの非結合強磁性体層間の抵抗が2つの層の磁化方向間の角度の余弦に比例して変化し、センサ中を通る電流の方向とは独立な、MRセンサが開示されている。

## 【 0 0 1 2 】

又、1990年8月22日に出願されている、特開平4-10314号公報には、強磁性に他の中間層を挿入して多層膜とした強磁性トンネル接合素子において、少なくとも一層の強磁性層に反強磁性体からのバイアス磁界が印加されていることを特徴とする強磁性トンネル効果膜についての記載がある。

## 【 0 0 1 3 】



1996年11月27日に優先権主張されている、特開平10-162327号公報には、強磁性トンネル接合を磁気センサー部にもちいた磁気抵抗効果ヘッド構造についての記載がある。

【0014】

【発明が解決しようとする課題】

従来は、強磁性トンネル接合を用いた再生ヘッドの下シールドにはNiFe合金が用いられていたが、NiFe合金はスパッタにより作成した1 $\mu$ m程度の膜の場合でも、その結晶粒径が20nm以上ありAMFにより測定した表面ラフネスが平均粗さRaの値で3nm以上と荒れていた。

【0015】

メッキで作成したNiFe膜の場合はスパッタで作成した場合と比較してさらに2倍以上のRa値が観測された。強磁性トンネル接合ヘッド（以下にTMRヘッドと記述する）の場合、TMR膜のバリア層部のラフネスはその下に位置する層のラフネスにより大きく影響される。

【0016】

TMRヘッドにおいてTMR膜は、下シールド上に直接形成されるか、下シールド上に形成されたギャップ絶縁層や下部導電層（下電極層）を介して形成されるが、下シールドのラフネスが大きいと、その上に形成されるギャップ絶縁層や下部導電層表面もそのラフネスを引き継いで大きくなる。

【0017】

いずれの場合もバリア層のラフネス増大につながる。

【0018】

一方、下シールドのラフネスが小さい場合も、その上に形成されるギャップ絶縁層や下部導電層のラフネスが大きいと、やはりTMR膜におけるバリア層のラフネスは大きくなる。下部導電層には従来は主にAlが用いられていたが、Alのような低融点金属の場合は結晶粒径が20nm以上と大きくなるので、表面ラフネスはRaの値にして3nm以上と大きくなった。

【0019】

バリア層のラフネスが大きい場合に問題になるのは、TMR材料においてはバ

リア層のラフネスが大きくなるとバリア層中に実効的な膜厚が大きいところと小さいところとが生じてしまうということである。

【0020】

図2に示す様に、TMR膜において電子がバリア層を通り抜けるトンネル遷移確率は、バリア層の膜厚の微妙な変化に大きく依存し、バリア層に実効的な膜厚分布があると電子は少しでも実効的膜厚の小さい箇所を集中的に遷移しようとする。

【0021】

すると、接合抵抗が減少すると同時に、実効的膜厚が小さい箇所に電流が集中し局所的にバリア層に印加される電圧が増大することから抵抗変化のセンス電流依存性が大きくなり、センス電流一定で測定した場合の抵抗変化量が減少する。

【0022】

さらには、バリア層の実効的厚さが薄くなることによる抵抗変化の減少も生じる。また、固定層からフリー層へのバリア層を通しての強磁性的カップリングも、実効的な膜厚減少にともない大きくなる。

【0023】

強磁性カップリングは磁気抵抗効果素子の動作点を決定する重要なファクターなので、大きくなりすぎると動作点が適当でなくなり、再生時の波形対称性の悪化や出力低下を引き起こすと言う問題が発生している。

【0024】

その他、特公平8-21166号公報、特開平5-217123号公報、及び特許第2651015号公報には、それぞれ磁気ヘッドの構成に関して記載されているが、当該磁気ヘッドの構造に関して記載されているが、何れにも、複合型磁気抵抗効果素子に於けるバリア層直下の膜成分の表面を滑らかにするという技術構成に関しては開示がない。

【0025】

一方、特開平9-270321号公報には、軟磁性下シールド層の表面を滑らかにする為にアモルファス成分を使用する事が記載され、それによって、絶縁膜の絶縁性を高める事が開示されているが、複合型の磁気抵抗効果素子に於けるバ

リア層の強磁性的カップリングの問題を解決する技術に関しては記載がない。

【 0 0 2 6 】

又、特開平 1 1 - 3 1 6 9 1 9 号公報に於いては、複合型の磁気抵抗効果素子を用いた磁気ヘッドに於て、下シールド層に非晶質合金を使用する事が示されているが、単に使用の可能性を示唆しているに過ぎず、バリア層の表面粗さを小さくする技術に関しては何等の開示も示唆もない。

【 0 0 2 7 】

従って、本発明の目的は、上記した従来技術の欠点を改良し、下シールド層の表面粗さ、ラフネスを低減させ、TMR膜に於けるバリア層のラフネスを低減させる事によって、再生時の波形の対象性を維持し、出力低下を来さない磁気抵抗効果センサ及び磁気抵抗効果センサの製造方法を提供するものである。

【 0 0 2 8 】

【課題を解決するための手段】

本発明は上記した目的を達成するため、以下に記載されたような技術構成を採用するものである。即ち、本発明に係る第 1 の態様としては、フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を用いた、センス電流が当該磁気抵抗効果膜に対し略垂直に流れるタイプのシールド型磁気抵抗効果素子が使用され、且つ下シールドにアモルファス材料もしくは微結晶材料が使用されている磁気抵抗効果センサであり、又、本発明の第 2 の態様としては、フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜の下部に、導電体層が下地層を介して接触するか、あるいは直接接触するように配置されている磁気抵抗効果素子において、当該下部導電層が磁気抵抗効果膜にセンス電流を流す下部電極として機能し、下部導電体がアモルファスもしくは微結晶からなる磁気抵抗効果センサである。

【 0 0 2 9 】

更に、本発明に係る第3の態様としては、フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組み合わせ、を基本構成とする磁気抵抗効果膜を用いて、センス電流が当該磁気抵抗効果膜に対し略垂直に流れるタイプのシールド型磁気抵抗効果素子を形成すると共に、下シールド層に、アモルファス材料もしくは微結晶材料を使用する様に構成された磁気抵抗効果センサの製造方法であり、又、本発明に係る第4の態様としては、フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を下地層を介するか、或いは下地層を介することなく直接に下部導電層上に形成すると共に、当該下部導電層をアモルファスもしくは微結晶で構成する様に構成された磁気抵抗効果センサの製造方法である。

#### 【 0 0 3 0 】

##### 【発明の実施の形態】

本発明に係る当該磁気抵抗効果センサ及び当該磁気抵抗効果センサの製造方法は、上記した様な技術構成を採用しているので、下シールド層のラフネスを小さくする事が出来るので、従来構造と比較して再生出力、 $S/N$ 、及びビットエラーレートの値が良好な磁気抵抗効果センサを得る事が可能であり、又当該磁気抵抗効果センサを使用して、再生出力、 $S/N$ 、及びビットエラーレートの値が良好な再生ヘッド、および記録再生システムを得ることができる。

#### 【 0 0 3 1 】

即ち、本発明に於いては、特に、バリア層の直ぐ下に形成される層、例えば、フリー層或いは固定層が出来ただけ、サーフェスラフネスが小さく、平坦に形成される事が極めて重要であることを知得し、本発明に示す様な構成が採用されたものである。

#### 【 0 0 3 2 】

本発明に係る磁気抵抗効果センサの構成及びその製造方法は、上記した様に、特に、下シールドにアモルファス材料もしくは微結晶材料を用いることに特徴が

ある。

【 0 0 3 3 】

更に、本発明に於て、望ましくは、下シールドに用いる微結晶の結晶粒径が5.4 nm以下であるようにするものであり、更には、下シールドをスパッタにより形成することによる。

【 0 0 3 4 】

また、磁気抵抗効果膜パターンが磁気抵抗効果素子が下地層を介するかあるいは直接に接触して下シールド上に形成されるようにする事も好ましい態様であり、又、磁気抵抗効果膜の下地層下部に導電体パターンが配置されており、その導電体パターンの下部が下シールドと接しているようにする事も別の望ましい態様である。

【 0 0 3 5 】

あるいは、下部導電層が磁気抵抗効果膜にセンス電流を流す下部電極として機能し、下部導電層がアモルファスもしくは微結晶からなるようにする。望ましくは、下部導電層を形成する微結晶の結晶粒径が5.4 nm以下であるようにする。さらには、下部導電層をスパッタにより形成するようにする。

【 0 0 3 6 】

前節において述べたように、下シールドもしくは下部導電層の表面ラフネスが大きくなると、その上に形成されるTMR膜バリア層のラフネスが悪化し、磁気抵抗特性、抵抗特性、および磁気特性が劣化する。この問題を解決するには、下シールド層および下部導電層の表面ラフネスをできるだけ小さくなるようにすることが有効になる。

【 0 0 3 7 】

この際、下シールド層や下部導電層を形成する材料の結晶粒径が小さい方が表面ラフネスは減少する。結晶粒径が大きい場合の方が隣接する結晶粒間での結晶方向の差が大きく、それだけ粒界に蓄えられるエネルギーが大きいことが影響していると考えられる。アモルファスは微結晶の結晶粒径が極限的に小さくなった場合であり、微結晶の場合よりもさらに表面ラフネスが小さくなる。

【 0 0 3 8 】

## 【実施例】

以下に、本発明に係る磁気抵抗効果センサ及び磁気抵抗効果センサの製造方法の一具体例の構成を図面を参照しながら詳細に説明する。

## 【0039】

即ち、図1は、本発明に係る当該磁気抵抗効果センサの一具体例の構成を示す図であって、図中、フリー層3とフリー層3上に形成されたバリア層4とバリア層4上に形成された固定層5の組合わせを基本構成とする磁気抵抗効果膜20を用いた、センス電流が当該磁気抵抗効果膜に対し略垂直に流れるタイプのシールド型磁気抵抗効果素子25が使用され、且つ下シールド1にアモルファス材料もしくは微結晶材料が使用されている磁気抵抗効果センサ30が示されている。

## 【0040】

又、図3には、本発明に係る当該磁気抵抗効果センサの他の具体例の構成を示す図であって、図中、固定層5と固定層5上に形成されたバリア層4とバリア層4上に形成されたフリー層3の組み合わせを基本構成とする磁気抵抗効果膜20を用いた、センス電流が当該磁気抵抗効果膜に対し略垂直に流れるタイプのシールド型磁気抵抗効果素子25が使用され、且つ下シールド1にアモルファス材料もしくは微結晶材料が使用されている磁気抵抗効果センサ30が示されている。

## 【0041】

本発明に於ける上記した具体例に於て、当該下シールド1に用いる微結晶の結晶粒径が6.2nm以下であることが望ましい。

## 【0042】

又、本発明に係る上記具体例に於いては、当該下シールド1がスパッタ方法により形成されていることも好ましい。

## 【0043】

本発明にかかる上記具体例を更に詳細に説明するならば、図1には、本発明を適用可能な代表的なシールド型センサ部をABS面に平行に切った時の断面概念図を示す。

## 【0044】

この構成では、基体40上に下シールド1、下ギャップ層2、および下部導電

層 2 2 が積層される。その上に下地層 3、フリー層 8 およびバリア層 4 が順次積層される。

## 【 0 0 4 5 】

バリア層 4 上の左右の縦バイアス層 9 の間の部分に、固定層 5 / 固定する層 6 / 上部層 7 が積層され、これらは、図のようにパターン化される。

## 【 0 0 4 6 】

パターン化されたバリア層 4 / 固定層 5 / 固定する層 6 / 上部層 7 の周囲には絶縁層が配置される。さらに、その上に、上電極層 1 7、上ギャップ層 1 8 および上シールド層 1 9 が積層される。

## 【 0 0 4 7 】

かかる構成に於て、下地層 3 / フリー層 8 / バリア層 4 / 固定層 5 / 固定する層 6 / 上部層 7 の部分が磁気抵抗効果膜 2 0 である。

## 【 0 0 4 8 】

この構造では、仮に図中の上電極 1 7 から下電極 2 2 へ電流を流したとすると、電流は上電極 1 7 から上部層 7、固定する層 6、固定層 5、バリア層 4、フリー層 8、下地層 3 を順に通過し、下電極層 2 2 へと流れる。

## 【 0 0 4 9 】

この際、縦バイアス層 9 は電流の流れ方に関与することはない。また、縦バイアスパターンはフリー層パターンに接触して設置されているので、その縦バイアスはフリー層に十分印加されることになる。したがって、この構造を用いることにより、磁気抵抗効果膜部をセンス電流がきちんと流れることと、フリー層に縦バイアスをきちんと印加することを両立することができる。

## 【 0 0 5 0 】

本具体例に於いては、上ギャップ 1 8 及び下ギャップ 2 の両方を設置した構造を示したが、片方のギャップ層は省略することもある。

## 【 0 0 5 1 】

また、下電極層 2 2 とフリー層 8 との間に、更に別の下地層を設ける構造を使用しても良いが、当該下地層は省略する場合もある。

## 【 0 0 5 2 】

一方、後述する別の具体例に於いては、下部導電層 2 2 を省略することもある。

#### 【 0 0 5 3 】

また、本具体例に於いては、磁気抵抗効果膜 2 0 のパターニング時にバリア層 4 下端までパターニングした例を示したが、バリア層 4 の上端からフリー層 3 の下端までのどこまでをパターニングするかは適宜選択することができる。また、縦バイアス膜上の下地層／フリー層は無くてもかまわない。

#### 【 0 0 5 4 】

次に、図 3 に示す本発明に係る磁気抵抗効果センサ 3 0 の他の具体例に付いて説明するならば、図 3 に示した構造においては、基板 4 0 上に形成された下シールド 1 上に下部導電層 2 2 を形成し、その上に磁気抵抗効果膜 2 0 のパターンを形成する。

#### 【 0 0 5 5 】

つまり、当該磁気抵抗効果膜 2 0 は、下地層 1 4 ／固定する層 6 ／固定層 5 ／バリア層 4 ／フリー層 3 ／上部保護層 7 からなる。ここでは、磁気抵抗効果膜 2 0 を最下層までパターン化した例を示したが、どこまでパターン化するかは適宜選択することができる。

#### 【 0 0 5 6 】

磁気抵抗効果膜パターンの周囲には絶縁体が形成され、その上に縦バイアスパターン 9 が形成される。さらにその上部には上電極を兼ねる上シールド 1 2 が形成される。また、ここでは縦バイアスパターン端部が磁気抵抗効果膜パターン端部に接触する構造を図示したが、両者は互いに近傍に位置すれば、直接接触せずに離れていてもかまわない。

#### 【 0 0 5 7 】

本具体例に於ける構造では、縦バイアス層 9 は電流の流れ方に関与することはない。また、縦バイアスパターン 9 はフリー層パターン 3 近傍に設置されているので、その縦バイアス 9 はフリー層 3 に十分印加されることになる。

#### 【 0 0 5 8 】

したがって、この構造を用いることにより、磁気抵抗効果膜部 2 0 をセンス電



流がきちんと流れることと、フリー層 3 に縦バイアスをきちんと印加することを両立することができる。

## 【 0 0 5 9 】

更に、本具体例に於いては、下シールド 1 と下部導電層 2 2 とが接触した構造を示したが、下部導電層 2 2 は省略することが可能であるし、両者の間に下ギャップ層 2 を設けることも可能である。

## 【 0 0 6 0 】

また、図 1 に示す様に、磁気抵抗効果膜 2 0 の上部保護層 7 と上シールド 1 2 との間には上電極層 1 7 を設ける事も可能であり、さらには、上電極層 1 7 と上シールド 1 2 との間に上ギャップ層 1 8 を設けることも可能である。

## 【 0 0 6 1 】

一方、磁気抵抗効果膜 2 0 の下地層 1 4 は省略することも可能である。

## 【 0 0 6 2 】

又、本具体例に於ける当該磁気抵抗効果膜 2 0 の他の構成として、下地層 8 / フリー層 8 / バリア層 4 / 固定層 5 / 固定する層 6 / 上部層 7 で構成したものを使用する事が可能である。

## 【 0 0 6 3 】

更に、本発明に係る当該磁気抵抗効果センサ 3 0 の他の具体例に付いて説明するならば、図 4 は図 1 の構造から上下ギャップ層 2 と 1 8 を共に省略した構造であり、又、図 5 は図 4 の構造からさらに上シールド層 1 9 を省略した構造であり、上電極層は上シールド層 1 2 が兼ねることになる。

図 6 は図 5 のバリエーションであり、縦バイアスパターン 9 端部の斜面上にも下地層 1 3 / フリー層 1 0 が形成されている点が異なる。

更に、図 7 は図 6 のバリエーションであり、縦バイアスパターン 9 上で下地層 8 / フリー層 3 がパターン化されている。

又、図 8 は図 6 のバリエーションであり、TMR 膜パターン 2 0 においてフリー層 3 の最下端まで完全にパターン化されているために、フリー層 3 と縦バイアス層 9 とが接触していない点が、上記した各具体例の構成と異なる。

## 【 0 0 6 4 】

下地層 8 / フリー層 3 のうち下地層 8 はパターン化されずに残されていておかまわらない。この構造では、フリー層 3 パターンと縦バイアス 9 パターンとが接触はしていないが、フリー層パターン端部と縦バイアスパターン端部とが十分近傍に来るようにすれば、十分な縦バイアスを印加することができる。

## 【 0 0 6 5 】

次に、本発明に係る当該磁気抵抗効果センサ 3 0 の更に別の具体例を構成を示すならば、図 9 に示した構造において、下シールド 1 上に下部導電層 2 2 を設置し、その上に磁気抵抗効果膜 2 0 のパターンを形成する。磁気抵抗効果膜 2 0 は、下地層 1 4 / 固定する層 6 / 固定層 5 / バリア層 4 / フリー層 3 / 上部層 7 からなる。

## 【 0 0 6 6 】

本具体例に於いては、磁気抵抗効果膜 2 0 を最下層までパターン化した例を示したが、どこまでパターン化するかは適宜選択することができる。磁気抵抗効果膜パターンの周囲には絶縁体 1 1 が形成され、その上に縦バイアスパターン 9 が形成される。

## 【 0 0 6 7 】

さらに、その上部には上電極を兼ねる上シールド層 1 2 が形成される。また、ここでは縦バイアスパターン端部が磁気抵抗効果膜パターン 2 0 端部に接触する構造を図示したが、互いに近傍に位置すれば離れていてもかまわらない。

## 【 0 0 6 8 】

又、当該構造では、縦バイアス層 9 は電流の流れ方に関与することはない。また、縦バイアスパターンはフリー層パターン近傍に設置されているので、その縦バイアスはフリー層に十分印加されることになる。

## 【 0 0 6 9 】

したがって、この構造を用いることにより、磁気抵抗効果膜部をセンス電流がきちんと流れることと、フリー層に縦バイアスをきちんと印加することを両立することができる。

## 【 0 0 7 0 】

更に、本具体例に於いては、下シールドと下部導電層とが接触した構造を示し

たが、下部導電層 22 は省略することが可能であるし、両者の間に下ギャップ層を設けることも可能である。

【0071】

また、磁気抵抗効果膜 20 の上部層 7 と上シールド 12 との間には、上電極層を設けることも可能であり、さらには上電極層と上シールドとの間に上ギャップ層を設けることも可能である。

更に、本具体例に於て、磁気抵抗効果膜の下地層は省略することも可能である。

【0072】

一方、本具体例に於いては、上記した構造の磁気抵抗効果膜 20 に替えて、図 7 に示す様な、下地層 8 / フリー層 3 / バリア層 4 / 固定層 5 / 固定する層 6 / 上部層 7 からなる磁気抵抗効果膜 20 を使用することも可能である。

【0073】

上記した様に、本発明に係る当該磁気抵抗効果センサ 30 の具体例を体系的に整理すると、例えば図 5 若しくは図 3 に示す様に、フリー層 3 とフリー層 3 上に形成されたバリア層 4 とバリア層 4 上に形成された固定層 5 の組合わせ、或いは、固定層 5 と固定層 5 上に形成されたバリア層 4 とバリア層 4 上に形成されたフリー層 3 の組合わせ、を基本構成とする磁気抵抗効果膜 20 が、下地層 8、14 を介するか或いは直接当該下シールド 1 上に形成されている磁気抵抗効果センサ 30 である。

【0074】

又、本発明に係る当該磁気抵抗効果センサ 30 の他の構成としては、更に他の具体例としては、例えば、同じく図 5 若しくは図 3 に示す様に、フリー層 3 とフリー層 3 上に形成されたバリア層 4 とバリア層 4 上に形成された固定層 5 の組合わせ、或いは、固定層 5 と固定層 5 上に形成されたバリア層 4 とバリア層 4 上に形成されたフリー層 3 の組合わせ、を基本構成とする磁気抵抗効果膜 20 の下地層 8、14 下部に、下部導電層 2 が配置されており、その下部導電層 2 の下部が下シールド 1 と接している磁気抵抗効果センサ 30 である。

【0075】

更に、本発明に係る別の具体例としては、前記した図 1、図 2 ～ 図 9 に示す様に、特に、フリー層 6 とフリー層 6 上に形成されたバリア層 4 とバリア層 4 上に形成された固定層 5 の組合わせ、或いは、固定層 5 と固定層 5 上に形成されたバリア層 4 とバリア層 4 上に形成されたフリー層 3 の組合わせ、を基本構成とする磁気抵抗効果膜 2 0 の下部に、導電体層 2 2 が下地層 8、1 4 を介して接触するか、あるいは直接接触するように配置されている磁気抵抗効果素子 2 5 において、当該下部導電層 2 2 が磁気抵抗効果膜 2 0 にセンス電流を流す下部電極として機能し、下部導電体 2 2 若しくは下シールド層 1 がアモルファスもしくは微結晶からなる磁気抵抗効果センサ 3 0 である。

## 【 0 0 7 6 】

つまり、本具体例に於いては、下シールド層 1 自体が導電性部材で構成されており、電極として機能する様に構成されているものである。

上記具体例に於て、当該下部導電層 1 を形成する微結晶の結晶粒径が 5 . 4 n m 以下であることが好ましい。

又、当該下部導電層 1 がスパッタにより形成されていることも望ましい。

## 【 0 0 7 7 】

一方、本発明に於いては、必要に応じて、当該固定層 5 に接触して、固定層 5 の磁化を固定する層 6 が設けられるものである。

又、本発明に係る上記具体例に於て、特に、当該下シールド層 1 に用いる微結晶の結晶粒径を 6 . 2 n m 以下となる様に構成する事が望ましい。

更に、本具体例に於いては、当該下シールド層を形成する際には、スパッタ方式により形成することをが好ましい。

ここで、本発明に係る当該磁気抵抗効果センサ 3 0 を製造するに際して、各層に於て使用される素材に付いて以下に説明する。

## 【 0 0 7 8 】

以下に示す様に、各層を構成する要素としては以下の材料が有力な候補となる。

## 基 体

アルチック、S i C、アルミナ、アルチック／アルミナ、S i C／アルミナ

#### 下シールド層

CoZr、またはCoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金、FeAlSi、窒化鉄系材料からなる単体、多層膜、および混合物

特には、当該下シールドが、CoZrTa及びCoZrTaCr合金をベースとする材料からなる事が好ましい。

#### 下部導電層

Au、Ag、Cu、Mo、W、Y、Ti、Zr、Hf、V、Cr、Mn、Nb、Tc、Ru、Rh、Pd、Re、Os、Ir、Ta、Ptからなる単体、多層膜、および混合物

#### 上電極層

Au、Ag、Cu、Mo、W、Y、Ti、Zr、Hf、V、Cr、Mn、Nb、Tc、Ru、Rh、Pd、Re、Os、Ir、Ta、Ptからなる単体、多層膜、および混合物

#### 上シールド層

NiFe、CoZr、またはCoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金、FeAlSi、窒化鉄系材料、MnZnフェライト、NiZnフェライト、MgZnフェライトからなる単体、多層膜、および混合物

#### 絶縁層

Al酸化物、Si酸化物、窒化アルミニウム、窒化シリコン、ダイヤモンドライクカーボンからなる単体、多層膜、および混合物

#### 下ギャップ層

Al 酸化物、Si 酸化物、窒化アルミニウム、窒化シリコン、ダイヤモンドライクカーボンからなる単体、多層膜、および混合物

#### 上ギャップ層

Al 酸化物、Si 酸化物、窒化アルミニウム、窒化シリコン、ダイヤモンドライクカーボンからなる単体、多層膜、および混合物

#### 上部層

Au、Ag、Cu、Mo、W、Y、Ti、Zr、Hf、V、Cr、Mn、Nb、Tc、Ru、Rh、Pd、Re、Os、Ir、Ta、Pt からなる単体、多層膜、および混合物

#### 縦バイアス層

CoCrPt、CoCr、CoPt、CoCrTa、FeMn、NiMn、Ni 酸化物、NiCo 酸化物、Fe 酸化物、NiFe 酸化物、IrMn、PtMn、PtPdMn、ReMn、Coフェライト、Baフェライトからなる単体、多層膜、および混合物

磁気抵抗効果膜としては以下の構成のものを用いることができる。

・ 基体／下地層／フリー層／第1MRエンハンス層／バリア層／第2MRエンハンス層／固定層／固定させる層／保護層

・ 基体／下地層／固定させる層／固定層／第1MRエンハンス層／バリア層／第2MRエンハンス層／フリー層／保護層

・ 基体／（下地層／フリー層／第1MRエンハンス層／バリア層／第2MRエンハンス層／固定層／固定させる層／保護層）をN回繰り返し積層した層

・ 基体／（下地層／固定させる層／固定層／第1MRエンハンス層／バリア層／第2MRエンハンス層／フリー層／保護層）をN回繰り返し積層させた層

・ 基体／下地層／第1固定させる層／第1固定層／第1MRエンハンス層／バリア層／第2MRエンハンス層／フリー層／第3MRエンハンス層／バリア層／第4MRエンハンス層／第2固定層／第2固定させる層／保護層

・ 基体／下地層／（固定層／第1MRエンハンス層／バリア層／第2MRエンハンス層／フリー層／バリア層）N回繰り返し積層した層（Nは1以上）／固定層／保護層

・ 基体／下地層／（フリー層／第1MRエンハンス層／バリア層／第2MRエンハンス層／固定層／バリア層）をN回繰り返し積層した層（Nは1以上）／フリー層／保護層

・ 基体／下地層／固定層／第1MRエンハンス層／バリア層／第2MRエンハンス層／フリー層／保護層

・ 基体／下地層／フリー層／第1MRエンハンス層／バリア層／第2MRエンハンス層／固定層／保護層

下地層としては、Ta、Hf、Zr、W、Cr、Ti、Mo、Pt、Ni、Ir、Cu、Ag、Co、Zn、Ru、Rh、Re、Au、Os、Pd、Nb、Vからなる単層膜、混合物膜、または多層膜を用いる。添加元素として、Ta、Hf、Zr、W、Cr、Ti、Mo、Pt、Ni、Ir、Cu、Ag、Co、Zn、Ru、Rh、Re、Au、Os、Pd、Nb、Vを用いることもできる。

【0079】

下地層は用いない場合もある。

フリー層としては、NiFe、CoFe、NiFeCo、FeCo、CoFe

B、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金またはアモルファス磁性材料を用いることができる。

バリア層材料の候補は磁気抵抗効果膜が強磁性トンネル接合膜の場合とバリア層に導電バリア層を用いた磁気抵抗効果膜との場合で候補となる材料が異なる。

#### 【0080】

強磁性トンネル接合膜のバリア層（バリア層）としては、酸化物、窒化物、酸化物と窒化物の混合物もしくは金属／酸化物2層膜、金属／窒化物2層膜、金属／（酸化物と窒化物との混合物）2層膜、を用いる。

#### 【0081】

Ti、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、Vの酸化物および窒化物の単体、多層膜、混合物、またはこれらとTi、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、Vの酸化物および窒化物の単体、多層膜、混合物との積層膜が有力な候補となる。

#### 【0082】

バリア層に導電バリア層を用いた磁気抵抗効果膜の場合は、Ti、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、Vの単体、多層膜、混合物、またはこれらとTi、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、Vの単体、多層膜、混合物との積層膜が有力な候補となる。

#### 【0083】



第1及び第2MRエンハンス層はフリー層とバリア層および固定層とバリア層との間に設置され、磁気抵抗変化率の値を大きくする層である。

【0084】

その磁化の動きは、フリー層とバリア層との間に設置された場合はフリー層の一部として、固定層とバリア層との間に設置された場合は固定層の一部として動作する。

【0085】

Co、NiFeCo、FeCo等、またはCoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金またはアモルファス磁性材料が有力な候補である。

【0086】

MRエンハンス層を用いない場合は、用いた場合に比べて若干MR比が低下するが、用いない分だけ作製に要する工程数は低減する。

固定層としては、NiFe、CoFe、NiFeCo、FeCo、CoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金またはアモルファス磁性材料を用いることができる。

【0087】

または、これらと、Ti、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、Vをベースとするグループからなる単体、合金または積層膜とを、組み合わせた積層膜を用いることも可能である。

【0088】

積層膜の中では、Co/Ru/Co、CoFe/Ru/CoFe、CoFeNi/Ru/CoFeNi、Co/Cr/Co、CoFe/Cr/CoFe、CoFeNi/Cr/CoFeNiは有力な候補である。

固定する層としては、FeMn、NiMn、IrMn、RhMn、PtPdMn、ReMn、PtMn、PtCrMn、CrMn、CrAl、TbCo、CoCr、CoCrPt、CoCrTa、PtCoなどを用いることができる。

【0089】

PtMnもしくはPtMnにTi、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Taを添加した材料が有力な候補である。

保護層としては、Ti、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、Vの単体、多層膜、混合物、またはこれらとTi、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、Vの単体、多層膜、混合物との積層膜が有力な候補となる。保護層は用いない場合もある。

【0090】

図10から図13は、図6に示した構造のヘッドの作成手順の代表例である。

即ち、図10(A)に示す様に、先ず、基板40上に、下シールド層1と下部導電層である下部電極層22を成膜し、所定の形状を有する様にパターンニングを行い、図10(B)に示す様に、縦バイアス下地層／縦バイアス層9を成膜し、図示の様に所定の形状にパターン化する。

【0091】

次いで、図11(A)に示す様に、磁気抵抗効果膜20を順次成膜形成し、ステンシルPRを形成した後にミリングによりパターン化する。当該ミリング後、絶縁層11を成膜してリフトオフを行った後、図11(B)に示す様に、上シールド19を成膜したのちPR形成を行い、図示の様にパターン化ご当該PRを除去する。

【0092】

次いで、図 1 2 (A) に示す様に、次に下電極が露出するまで絶縁層部に穴あけし 6 0、電極端子 7 0 を形成する。その後、図 1 2 (B) に示す様に、記録ヘッド部を形成し、図 1 3 に示す様に、最後に素子高さが適当な値になるよう端部を研磨し、A B S 面を露出させて、ヘッドを完成させる事になる。

#### 【 0 0 9 3 】

次に、本発明の記録再生ヘッド及び記録再生システムへの適用例を示す。

図 1 4 は本発明を適用した記録再生ヘッド 5 0 の概念図である。ヘッド 5 0 は、基体 4 2 上に再生ヘッド 4 5 と、磁極 4 3、コイル 4 1、上磁極 4 4 からなる記録ヘッドとから形成されている。

この際、上部シールド膜と下部磁性膜とを共通にしても、別に設けてもかまわない。このヘッドにより、記録媒体上に信号を書き込み、また、記録媒体から信号を読み取るのである。

#### 【 0 0 9 4 】

再生ヘッドの感知部分と、記録ヘッドの磁気ギャップはこのように同スライダ上に重ねた位置に形成することで、同一とラックに同時に位置決めができる。このヘッドをスライダに加工し、磁気記録再生装置に搭載した。

#### 【 0 0 9 5 】

図 1 5 は、本発明の磁気抵抗効果素子 3 0 を用いた磁気記録再生装置 6 0 の概念図である。ヘッドスライダーを兼ねる基板 5 2 上に、再生ヘッド 5 1 および記録ヘッド 5 5 を形成し、これを記録媒体 5 3 上に位置ぎめして再生を行う。

#### 【 0 0 9 6 】

記録媒体 5 3 は回転し、ヘッドスライダーは記録媒体 5 3 の上を、 $0.2\mu\text{m}$  以下の高さ、あるいは接触状態で対抗して相対運動する。この機構により、再生ヘッド 5 1 は記録媒体 5 3 に記録された磁氣的信号を、その漏れ磁界 5 4 から読み取ることのできる位置に設定されるのである。

#### 【 0 0 9 7 】

次に、本発明を適用して試作された磁気ディスク装置の説明を図 1 6 を参照しながら説明する。

即ち、本発明に係る磁気ディスク装置 1 0 0 は、適宜のベース 7 2 上に、例え

ば3枚の磁気ディスク80を備え、ベース72裏面にヘッド駆動回路73および信号処理回路74と入出力インターフェイス75とを収めている。

【0098】

外部とは32ビットのバスライン76で接続される。磁気ディスク80の両面には、それぞれ1個のヘッドが配置され、都合6個のヘッド61が使用される。

【0099】

当該ヘッド60を駆動するためのロータリーアクチュエータ77とその駆動及び制御回路74、ディスク回転用スピンドル直結モータ78が搭載されている。

【0100】

ディスク80の直径は46mmであり、データ面は直径10mmから40mmまでを使用する。埋め込みサーボ方式を用い、サーボ面を有しないため高密度化が可能である。

【0101】

本装置100は、小型コンピュータの外部記憶装置として直接接続が可能になっている。入出力インターフェイス76には、キャッシュメモリを搭載し、転送速度が毎秒5から20メガバイトの範囲であるバスラインに対応する。

【0102】

また、外部コントローラを置き、本装置を複数台接続することにより、大容量の磁気ディスク装置を構成することも可能である。

【0103】

以下に、本発明に係る当該磁気抵抗効果センサを使用した磁気ヘッドを種々条件を変更して製造し、それぞれの特性値を比較検討した結果を説明する。

【0104】

即ち、図6に示す様な構成を有する磁気ヘッド30を、以下に示す種々の下シールド材料を用いて作成した。

この際、トンネル接合膜としては、Ta (3nm) / Ni<sub>82</sub>Fe<sub>18</sub> (5nm) / Co<sub>90</sub>Fe<sub>10</sub> (1nm) / Al酸化物 (0.7nm) Co<sub>90</sub>Fe<sub>10</sub> (3nm) / Ru (0.75nm) / Co<sub>90</sub>Fe<sub>10</sub> (3nm) / Pt<sub>46</sub>Mn<sub>54</sub> (20nm) / Ta (3nm) を用いた。

## 【0105】

膜形成後には270℃、5時間の熱処理を成膜時の磁界とは直交する方向に5000eの磁界を印加しつつ行った。ヘッドを構成する各要素としては以下のものを用いた。

基 体…厚さ2mmのアルチック上にアルミナを3μm積層したもの

下シールド層…厚さ1μmのNiFe、CoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoZrTaCr、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi

## 下部導電層

Au(15nm)、Ag(15nm)、Cu(15nm)、Mo(15nm)、W(15nm)、Y(15nm)、Ti(15nm)、Zr(15nm)、Hf(15nm)、V(15nm)、Cr(15nm)、Mn(15nm)、Nb(15nm)、Tc(15nm)、Ru(15nm)、Rh(15nm)、Pd(15nm)、Re(15nm)、Os(15nm)、Ir(15nm)、Ta(15nm)、Pt(15nm)、Ta(5nm)/Ti(5nm)/Ta(5nm)、Ta(5nm)/Zr(5nm)/Ta(5nm)、Ta(5nm)/Hf(5nm)/Ta(5nm)、Zr(5nm)/Ta(5nm)/Zr(5nm)、Zr(5nm)/Hf(5nm)/Zr(5nm)、Ti(5nm)/Zr(5nm)/Ta(5nm)、

上シールド層 厚さ1μmのCo<sub>89</sub>Zr<sub>4</sub>Ta<sub>4</sub>Cr<sub>3</sub>

絶縁層 厚さ30nmのアルミナ

縦バイアス層 Cr(10nm)/Co<sub>74</sub>、<sub>5</sub>Cr<sub>10</sub>、<sub>5</sub>Pt<sub>15</sub>(2

5 nm)

下ギャップ層      なし

上ギャップ層      なし

上部層              なし

#### 【0106】

このヘッドを図11のような記録再生一体型ヘッドに加工およびスライダ加工し、CoCrTa系媒体上にデータを記録再生した。この際、書き込みトラック幅は $3\mu\text{m}$ 、書き込みギャップは $0.2\mu\text{m}$ 、読み込みトラック幅は $2\mu\text{m}$ とした。TMR素子部の加工にはI線を用いたフォトリソ工程、およびミリング工程を用いた。書き込みヘッド部のコイル部作成時のフォトリソ硬化工程は $250^{\circ}\text{C}$ 、2時間とした。

#### 【0107】

この工程により本来は素子高さ方向を向いていなければならない固定層および固定させる層の磁化方向が回転し、磁気抵抗効果素子として正しく動作しなくなったので、再生ヘッド部および記録ヘッド部作成終了後に、 $200^{\circ}\text{C}$ 、 $5000\text{e}$ 磁界中、1時間の着磁熱処理を行った。

#### 【0108】

この着磁熱処理によるフリー層の磁化容易軸の着磁方向への回転は、磁化曲線からほとんど観測されなかった。

媒体の保磁力は $3.0\text{kOe}$ 、MRTは $0.35\text{emu}/\text{cm}^2$ とした。

係る試作したヘッドを用いて、再生出力、S/N、再生出力が半減する周波数、ビットエラーレートを測定した。

その結果を表1に示す。

即ち、表1は、種々の下シールド材料を用いた場合の再生出力、S/N、再生出力が半減する周波数、およびビットエラーレートによる特性値の変化を示すものである。

【0109】

【表1】

下シールド材料種類 (組成はすべてスパッタターゲット の組成(at%))	再生出力 (mV)	S/N (dB)	再生出力が半減 する周波数 (kFCD)	ビットエラー レート
NiFe (従来例)	1.8	24	250	$1 \times 10^{-5}$ 程度
Co77Fe8B15	3.1	31	260	$6 \times 10^{-7}$ 程度
Co84Zr6Mo10	3.0	30	250	$7 \times 10^{-7}$ 程度
Co84Zr6Nb10	3.0	30	250	$8 \times 10^{-7}$ 程度
Co80Zr20	2.8	29	250	$1 \times 10^{-6}$ 程度
Co92Zr4Ta4	3.4	34	330	$1 \times 10^{-7}$ 以下
Co91Zr5Ta4	3.3	34	330	$1 \times 10^{-7}$ 以下
Co90Zr5Ta5	3.5	35	320	$1 \times 10^{-7}$ 以下
Co90Zr4Ta4Cr2	3.4	34	320	$1 \times 10^{-7}$ 以下
Co91Zr4Ta4Cr1	3.5	35	330	$1 \times 10^{-7}$ 以下
Co92Zr3Ta3Cr2	3.5	34	320	$1 \times 10^{-7}$ 以下
Co80Hf20	2.8	30	260	$9 \times 10^{-7}$ 程度
Co78Ta22	2.8	29	260	$8 \times 10^{-7}$ 程度
Co82Ta10Hf8	3.1	31	250	$5 \times 10^{-7}$ 程度
Co82Hf10Pd8	3.1	32	260	$4 \times 10^{-7}$ 程度
Co84Ta8Zr4Nb4	3.0	32	260	$6 \times 10^{-7}$ 程度
Co80Zr8Mo8Ni4	3.0	32	270	$6 \times 10^{-7}$ 程度

【0110】

ここで用いた下シールドをX線及び透過電子顕微鏡により調べたところ、NiFeの場合は20～40nmの結晶粒からなる多結晶体であったのに対し、CoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoZrTaCr、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、Co

HfPd、CoTaZrNb、およびCoZrMoNiの場合は明確な結晶構造を持たないアモルファスもしくは結晶粒径が5nm以下の微結晶であることがわかった。

【0111】

NiFeの場合が従来例であり、それ以外の場合が本発明の適用例になる。下部導電層としてはTa(5nm)/Ti(5nm)/Ta(5nm)を用いた。

【0112】

下シールドに従来例のNiFeを用いた場合と比較して、本発明の場合は、表中のいずれの材料を下シールドに用いた場合も、再生出力、S/N、及びビットエラーレートが大幅に向上していることがわかる。

【0113】

但し、本発明適用の場合の中でも、材料の種類により再生特性に差がみられ、下シールド材料がCoZrTa及びCoZrTaCrの場合は、他の材料の場合と比較して再生出力、S/N、再生出力が半減する周波数、及びビットエラーレートがいずれも良好であった。

【0114】

CoZrTa及びCoZrTaCrを用いて場合は磁性材料Coに対する非磁性材料Zr、Ta及びCrの添加量が少なくても良好なアモルファスが得られその結果として下シールド材料の飽和磁化を他のアモルファス材料と比較して大きくする事が出来た。

【0115】

再生出力の半減する周期数が他のアモルファス材料と比較して良好であったのは、飽和磁化が大きいことにより下シールドのシールドとしての余分な磁界を吸収する性能が向上し、結果として再生ヘッドの分解能力が向上したためと考えられる。

【0116】

CoZrTa及びCoZrTaCrの再生出力、S/N、ビットエラーレートが他のアモルファス材料と比較してさらに良好であったのは、それだけアモルファスの質が良好であり表面が平坦であったためと考えられる。



## 【 0 1 1 7 】

又、表 2 は、下シールド材料を C o Z r T a C r に固定してその結晶粒径を変えた場合の、再生出力、S / N、再生出力が半減する周波数、およびビットエラーレートに関するそれぞれの特性値を示すものである。

結晶粒径は T a 組成を変えることにより調節した。下部導電層としては T a ( 5 n m ) / T i ( 5 n m ) / T a ( 5 n m ) を用いた。

## 【 0 1 1 8 】

【表 2】

下シールド結 晶粒径 (nm)	再生出力 (mV)	S/N (dB)	再生出力が半 減する周波数(kFCl)	ビットエラー レート
0(アモルファ ス)	3.6	34	310	$1 \times 10^{-6}$ 以下
3.0	3.5	34	300	$1 \times 10^{-6}$ 以下
4.2	3.5	34	310	$1 \times 10^{-6}$ 以下
4.9	3.3	33	310	$1 \times 10^{-6}$ 以下
6.2	2.7	29	300	$1 \times 10^{-6}$ 以下
7.1	2.2	25	300	$6 \times 10^{-5}$
8.3	2.1	25	310	$4 \times 10^{-5}$
9.7	1.9	24	300	$1 \times 10^{-5}$

## 【 0 1 1 9 】

表 2 の結果から明らかな様に、下シールドの結晶粒径が増大するにしたがって、再生出力が半減する周波数は変化しないが、再生出力、S / N およびビットエラーレートは低下し、その低下は結晶粒径が 6. 2 n m を越えると顕著になった。

## 【 0 1 2 0 】

表 3 は、下シールドをアモルファス  $\text{CoZrTaCr}$  ( $1\mu\text{m}$ ) に固定して、下部導電層の結晶粒径を種々に変化させた場合の、再生出力、 $S/N$ 、再生出力が半減する周波数、およびビットエラーレートである。

## 【 0 1 2 1 】

下部導電層の結晶粒径は下部導電層を構成する材料の種類、及びスパッタにより成膜する際の  $\text{Ar}$  ガス圧およびターゲットに投入するパワーを変えることにより調節した。

## 【 0 1 2 2 】

【表 3】

下部導電層結晶粒径(nm)	下部導電層材料種類	再生出力(mV)	S/N (dB)	再生出力が半減する周波数(kHz)	ビットエラーレート
2.8	Ta(5nm)/Ti(5nm)/Ta(5nm)	3.6	34	310	$1 \times 10^{-6}$ 以下
2.8	Ta(5nm)/Zr(5nm)/Ta(5nm)	3.5	34	310	$1 \times 10^{-6}$ 以下
2.9	Ta(5nm)/Hf(5nm)/Ta(5nm)	3.5	34	310	$1 \times 10^{-6}$ 以下
3.1	Zr(5nm)/Ta(5nm)/Zr(5nm)	3.6	33	310	$1 \times 10^{-6}$ 以下
3.3	Zr(5nm)/Hf(5nm)/Zr(5nm)	3.6	34	300	$1 \times 10^{-6}$ 以下
3.4	Ti(5nm)/Zr(5nm)/Ta(5nm)	3.5	34	310	$1 \times 10^{-6}$ 以下
4.2	Ru(15nm)	3.2	30	310	$1 \times 10^{-6}$ 以下
4.3	Rh(15nm)	3.2	29	320	$1 \times 10^{-6}$ 以下
4.3	Tc(15nm)	3.3	30	310	$1 \times 10^{-6}$ 以下
4.4	Os(15nm)	3.1	31	310	$1 \times 10^{-6}$ 以下
4.5	Y(15nm)	3.1	30	320	$1 \times 10^{-6}$ 以下
4.5	Re(15nm)	3.2	31	300	$1 \times 10^{-6}$ 以下
4.5	Nb(15nm)	3.2	31	300	$1 \times 10^{-6}$ 以下
4.6	V(15nm)	3.1	31	310	$1 \times 10^{-6}$ 以下
4.6	Hf(15nm)	3.0	30	310	$1 \times 10^{-6}$ 以下
4.6	W(15nm)	3.1	31	300	$1 \times 10^{-6}$ 以下
4.7	Cr(15nm)	3.2	29	300	$1 \times 10^{-6}$ 以下
4.7	Ta(15nm)	3.2	31	310	$1 \times 10^{-6}$ 以下
4.7	Ti(15nm)	3.2	30	310	$1 \times 10^{-6}$ 以下
4.8	Zr(15nm)	3.3	30	310	$1 \times 10^{-6}$ 以下
4.8	Mn(15nm)	2.9	30	300	$1 \times 10^{-6}$ 以下
4.8	Pd(15nm)	3.2	31	310	$1 \times 10^{-6}$ 以下
4.9	Ir(15nm)	3.2	30	310	$1 \times 10^{-6}$ 以下
4.9	Mo(15nm)	3.1	30	320	$1 \times 10^{-6}$ 以下
4.9	Pt(15nm)	3.2	31	310	$1 \times 10^{-6}$ 以下
5.5	Ta(15nm)	2.2	25	310	$2 \times 10^{-6}$
5.7	Zr(15nm)	2.3	26	300	$1 \times 10^{-6}$
6.0	Hf(15nm)	2.1	25	310	$3 \times 10^{-6}$
8.0	Cu(15nm)	2.1	25	310	$5 \times 10^{-6}$
9.2	Ag(15nm)	1.9	24	300	$1 \times 10^{-5}$
12.2	Au(15nm)	1.8	24	310	$7 \times 10^{-6}$

【0123】

表 3 から明らかな様に、下部導電層の結晶粒径が 6. 2 nm を越えると、再生出力が半減する周波数は変化しないが、再生出力、S/N およびビットエラーレートは顕著に低下した。

【 0 1 2 4 】

上記した様に、本発明に係る当該磁気抵抗効果センサ 3 0 の構成及びその製造方法の概要に付いて説明したが、ここで、本発明に係る当該磁気抵抗効果センサの製造方法について改めて説明するならば、本発明に係る当該磁気抵抗効果センサの製造方法としては、フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を用いて、センス電流が当該磁気抵抗効果膜に対し略垂直に流れるタイプのシールド型磁気抵抗効果素子を形成すると共に、下シールド層に、アモルファス材料もしくは微結晶材料を使用する磁気抵抗効果センサの製造方法である事を基本とするものであって、当該磁気抵抗効果センサの製造方法に於て、当該下シールド層に用いる微結晶の結晶粒径を 6. 2 nm 以下となる様に構成する事が望ましく、又、当該下シールドをスパッタ方式により形成することも好ましい。

【 0 1 2 5 】

更に、本発明に於いては、当該フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を直接当該下シールド層上に形成するか、下地層を介して当該下シールド上に形成する事も好ましい。

【 0 1 2 6 】

一方、本発明に於いては、下シールド層を形成すると共に当該下シールド層上に下部導電層を形成し、当該下部導電層の上に下地層を介して、フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を形成する事が好ましい。

【 0 1 2 7 】

更に、本発明に於いては、フリー層とフリー層上に形成されたバリア層とバリア層上に形成された固定層の組合わせ、或いは、固定層と固定層上に形成されたバリア層とバリア層上に形成されたフリー層の組合わせ、を基本構成とする磁気抵抗効果膜を下地層を介するか、或いは下地層を介することなく直接に下部導電層上に形成すると共に、当該下部導電層をアモルファスもしくは微結晶で構成する事も好ましい。

#### 【0128】

係る構成に於いては、当該下部導電層を結晶粒径が5.4nm以下である微結晶で構成することが好ましい。

又、本発明に於いては、固定層に接触して、固定層の磁化を固定する層を更に形成する様に構成しても良い。

#### 【0129】

##### 【発明の効果】

本発明に係る当該磁気抵抗効果センサ及び磁気抵抗効果センサの製造方法は、上記した様な技術構成を採用しているので、従来構造と比較して再生出力、S/N、及びビットエラーレートの値が良好な磁気抵抗効果素子、再生ヘッド、および記録再生システムを得ることができた。

##### 【図面の簡単な説明】

##### 【図1】

図1は、本発明に係る磁気抵抗効果センサの第1の具体例の構成を説明するA-B-S面の断面図である。

##### 【図2】

図2は、従来に於ける磁気抵抗効果センサの問題点を説明する図である。

##### 【図3】

図3は、本発明に係る磁気抵抗効果センサの第2の具体例の構成を説明するA-B-S面の断面図である。

##### 【図4】

図4は、本発明に係る磁気抵抗効果センサの第3の具体例の構成を説明するA-B-S面の断面図である。

【図 5】

図 5 は、本発明に係る磁気抵抗効果センサの第 4 の具体例の構成を説明する A B S 面の断面図である。

【図 6】

図 6 は、本発明に係る磁気抵抗効果センサの第 5 の具体例の構成を説明する A B S 面の断面図である。

【図 7】

図 7 は、本発明に係る磁気抵抗効果センサの第 6 の具体例の構成を説明する A B S 面の断面図である。

【図 8】

図 8 は、本発明に係る磁気抵抗効果センサの第 7 の具体例の構成を説明する A B S 面の断面図である。

【図 9】

図 9 は、本発明に係る磁気抵抗効果センサの第 8 の具体例の構成を説明する A B S 面の断面図である。

【図 1 0】

図 1 0 は、本発明に係る磁気抵抗効果センサの製造方法の一具体例の構成を説明する平面図である。

【図 1 1】

図 1 1 は、本発明に係る磁気抵抗効果センサの製造方法の一具体例の構成を説明する平面図である。

【図 1 2】

図 1 2 は、本発明に係る磁気抵抗効果センサの製造方法の一具体例の構成を説明する平面図である。

【図 1 3】

図 1 3 は、本発明に係る磁気抵抗効果センサの製造方法の一具体例の構成を説明する平面図である。

【図 1 4】

図 1 4 は、本発明を適用した記録再生ヘッドの概念図

【図 1 5】

図 1 5 は、本発明の磁気抵抗効果素子を用いた磁気記録再生装置の概念図

【図 1 6】

図 1 6 は、本発明に係る磁気抵抗効果センサを使用した磁気ディスクの構成の一例を示す図である。

【符号の説明】

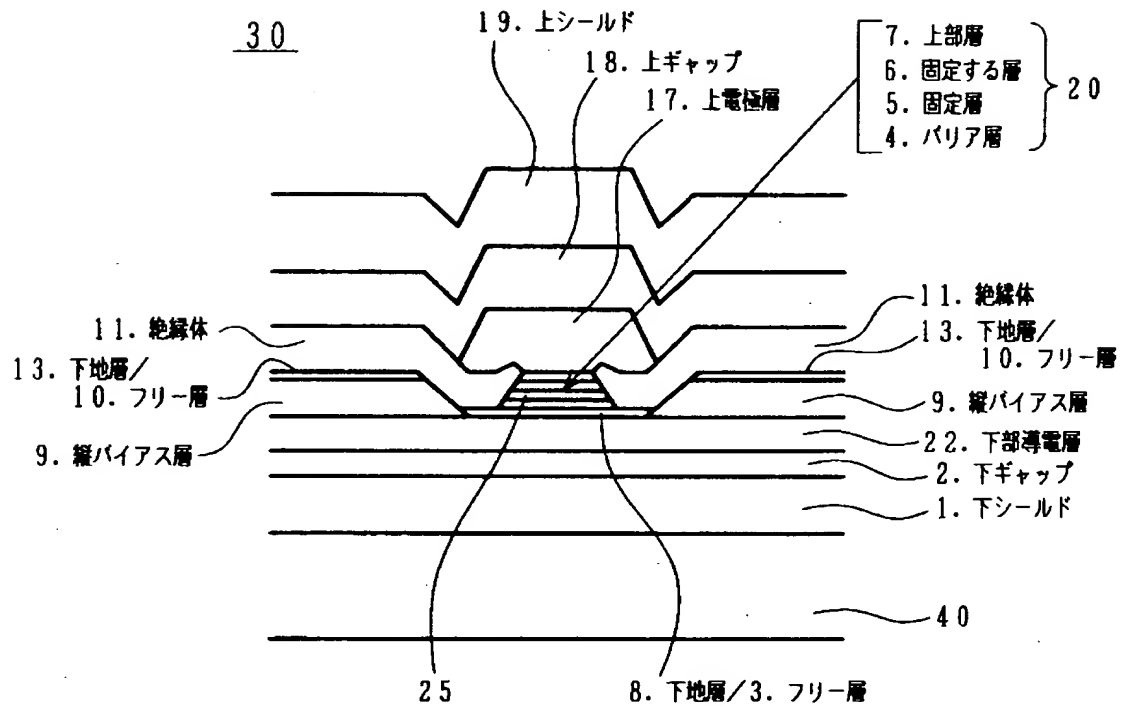
- 1 … 下シールド層
- 2 … 下ギャップ層
- 3 … フリー層
- 4 … バリア層
- 5 … 固定層
- 6 … 固定する層
- 7 … 上部層、保護層
- 8 … フリー層
- 9 … 縦バイアス層
- 1 7 … 上電極層
- 1 8 … 上ギャップ層
- 1 9、1 2 … 上シールド層
- 2 0 … 磁気抵抗効果膜
- 2 2 … 下部導電層
- 2 5 … シールド型磁気抵抗効果素子
- 3 0 … 磁気抵抗効果センサ
- 4 0 … 基板
- 4 1 … コイル
- 4 2 … 基体
- 4 3 … 磁極
- 4 4 … 上磁極
- 4 5 … 再生ヘッド
- 4 6 … A B S 面

- 5 0 …記録ヘッド
- 5 1 …再生ヘッド
- 5 2 …ヘッドスライダーを兼ねる基板
- 5 3 …記録媒体
- 5 4 …媒体からの漏れ磁界
- 5 5 …記録ヘッド
- 6 0 …下電極用穴部
- 6 1 …磁気ヘッド
- 7 0 …電極端子
- 7 2 …ベース
- 7 3 …ヘッド駆動回路
- 7 4 …信号処理回路
- 7 5 …入出力インターフェイス
- 7 6 …バスライン
- 7 7 …ロータリーアクチュエータ
- 7 8 …ディスク回転用スピンドル直結モータ
- 8 0 …磁気ディスク
- 1 0 0 …ディスク装置

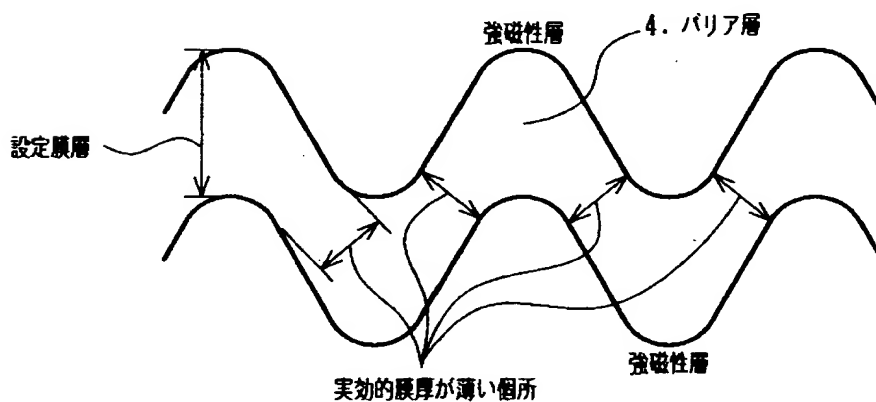


【書類名】 図面

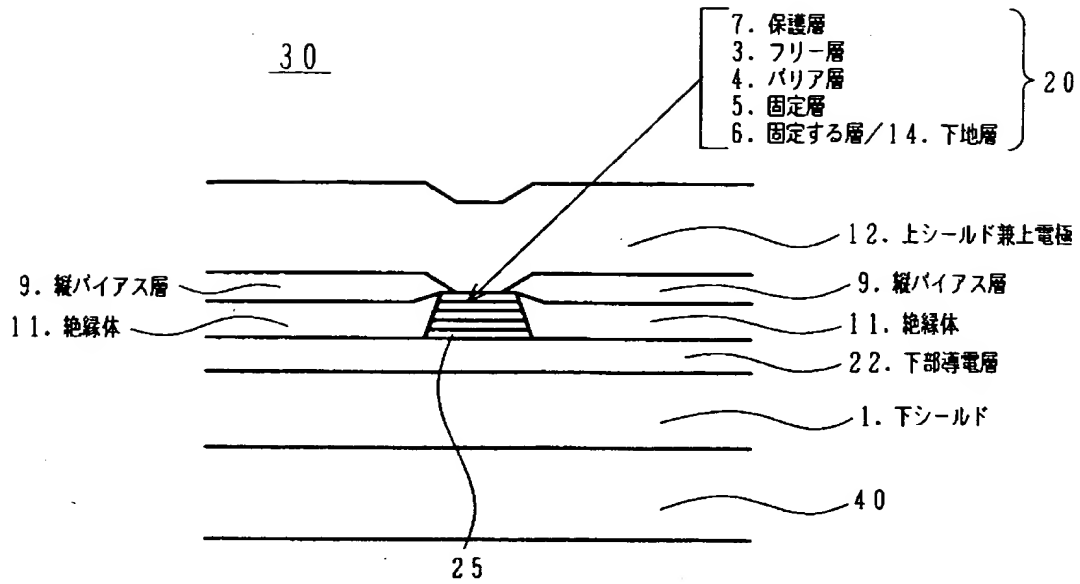
【図 1】



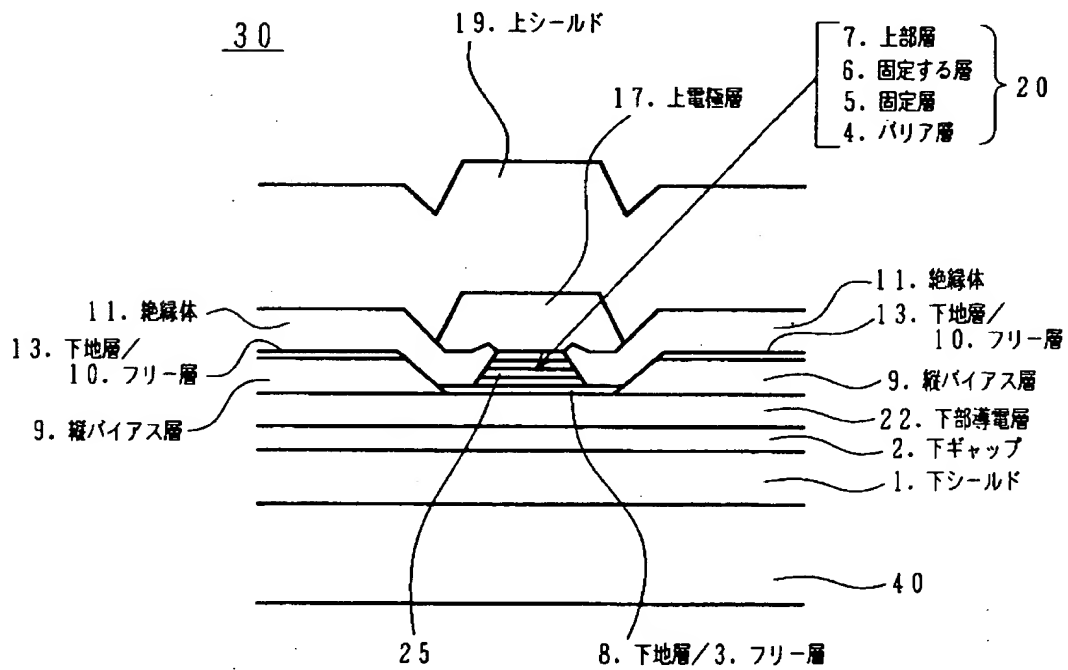
【図 2】



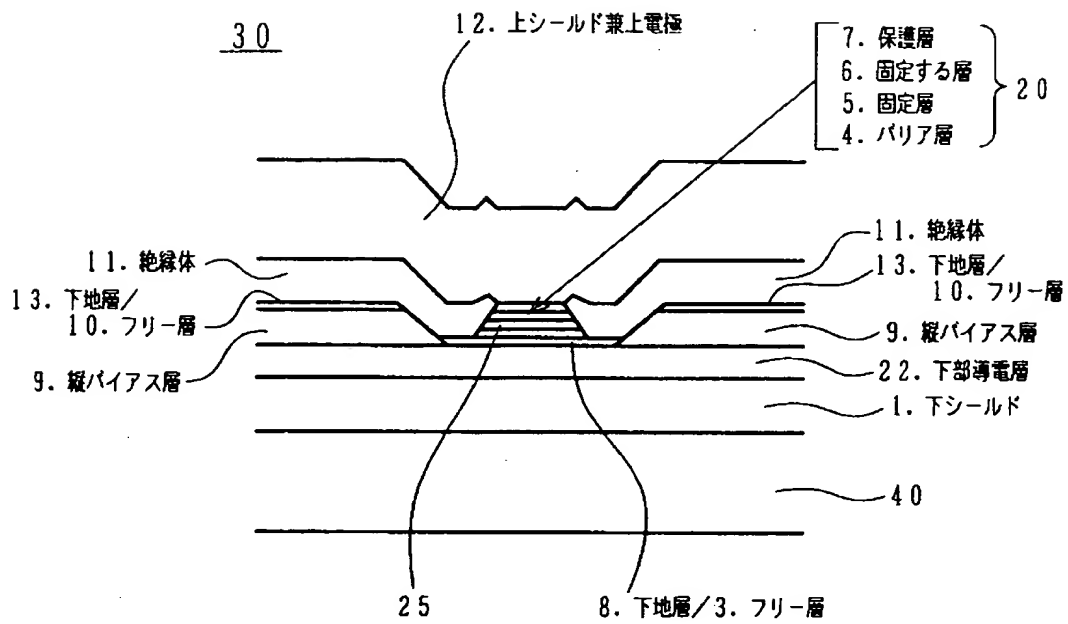
【図 3】



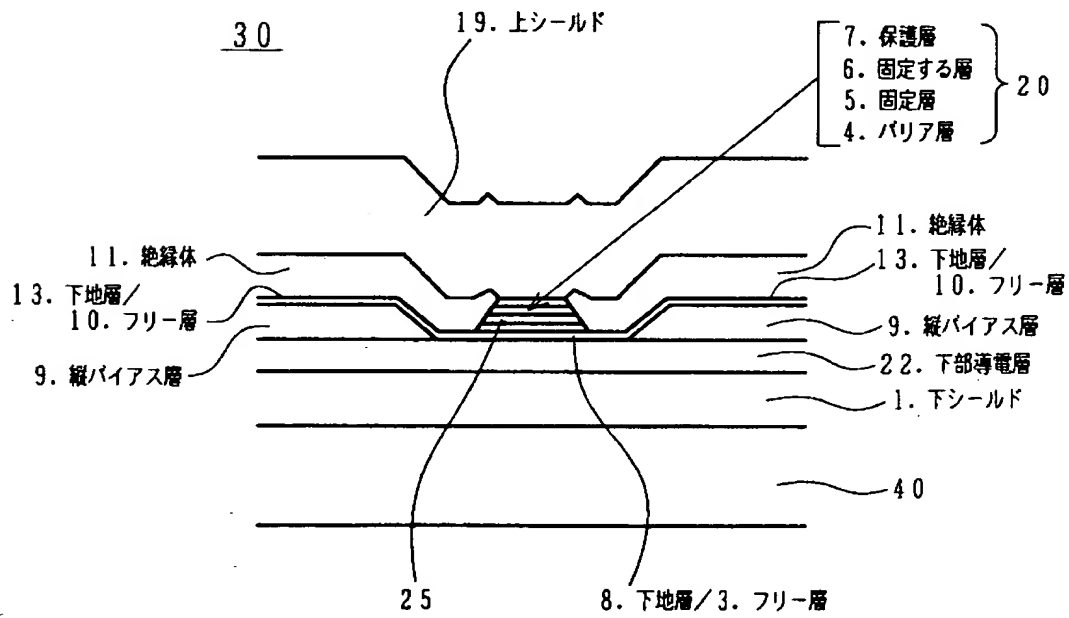
【図 4】



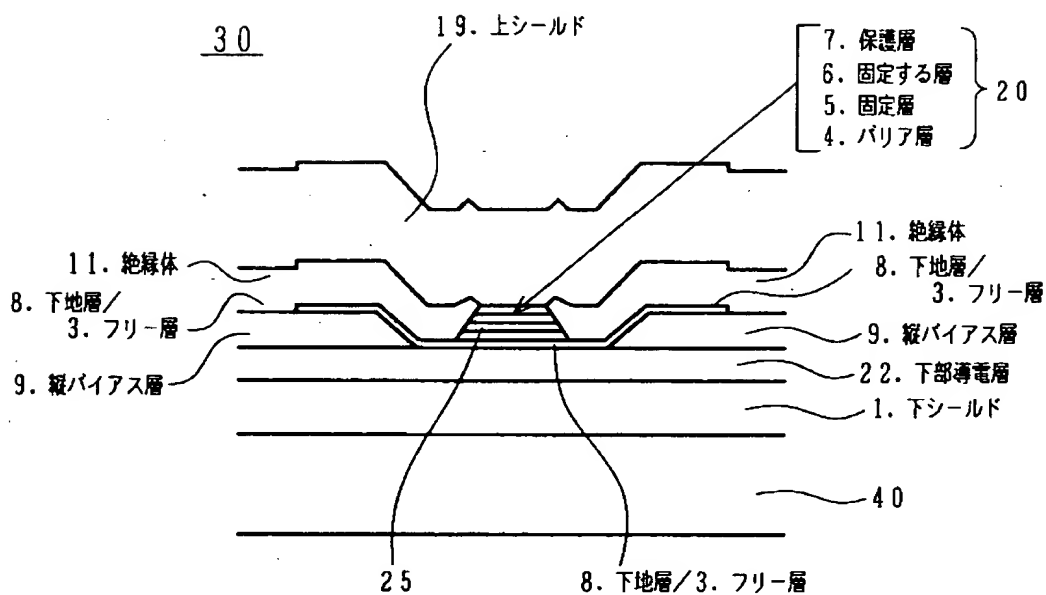
【図 5】



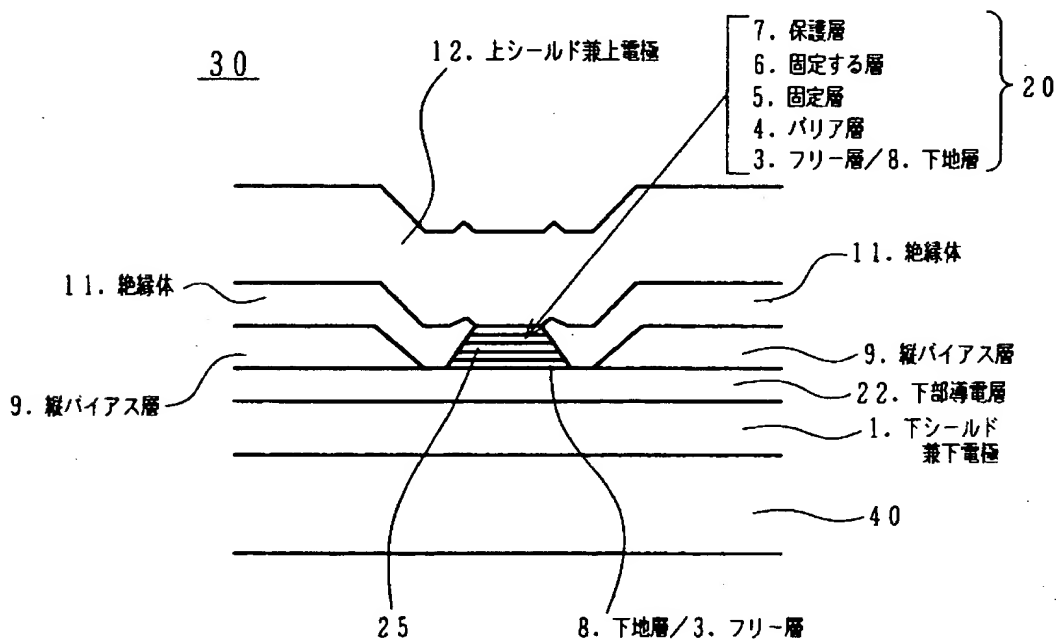
【図 6】



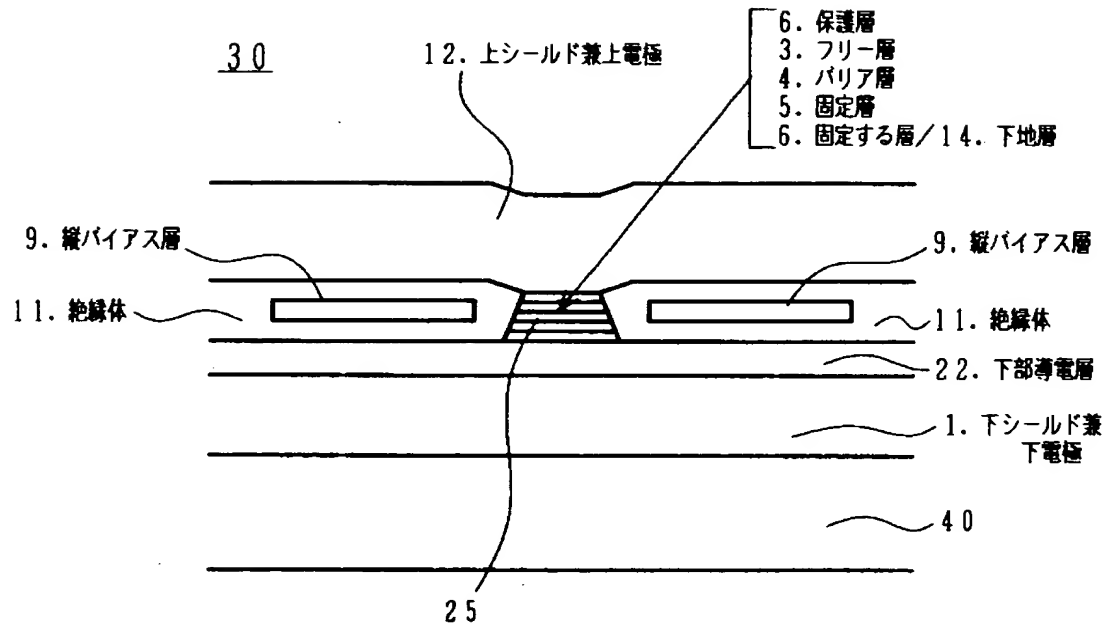
【図 7】



【図 8】

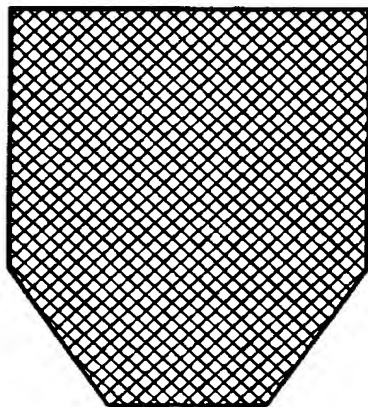


【図 9】



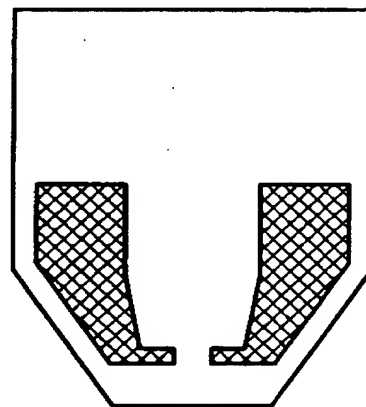
【図 1 0】

(A)



下シールドおよび下部導電層を成膜、  
パターン化 (PR 形成→ミリング→PR 除去)

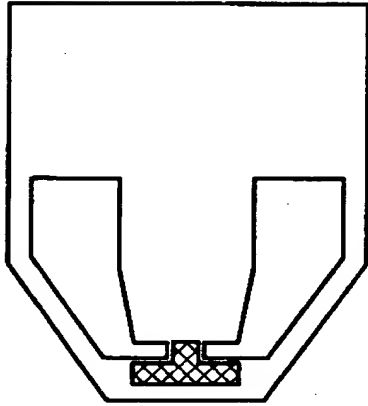
(B)



縦バイアス下地層/縦バイアス層成膜、  
パターン化 (PR 形成→ミリング→PR 除去)

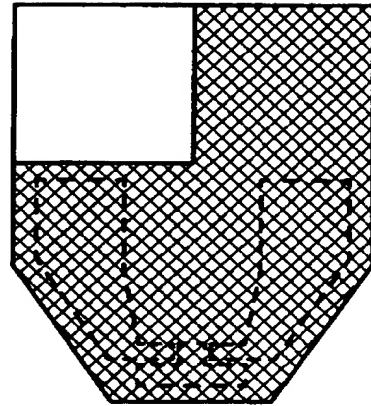
【図 1 1】

(A)



磁気抵抗効果成膜→PR形成→ミリング→  
絶縁層成膜→リフトオフ

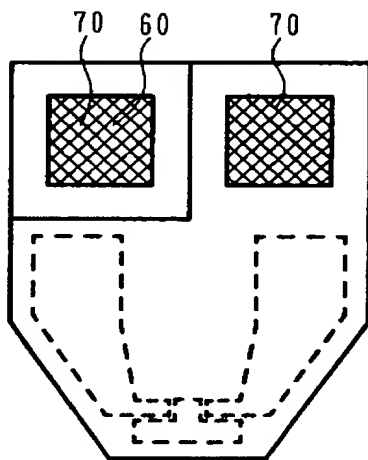
(B)



上シールドを成膜→PR形成→  
パターン化→PR除去

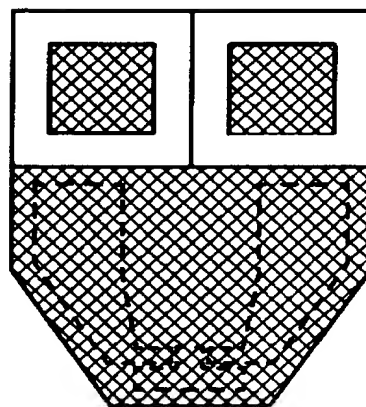
【図 1 2】

(A)



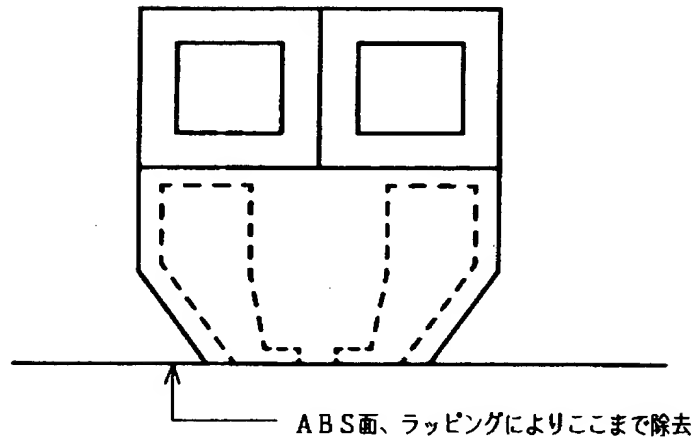
下電極穴抜き、電極端子形成

(B)



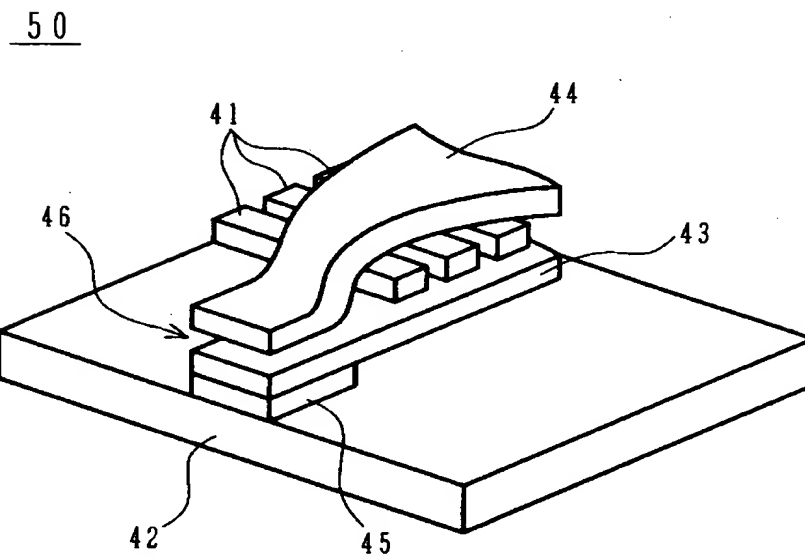
記録ヘッド部形成

【図 13】

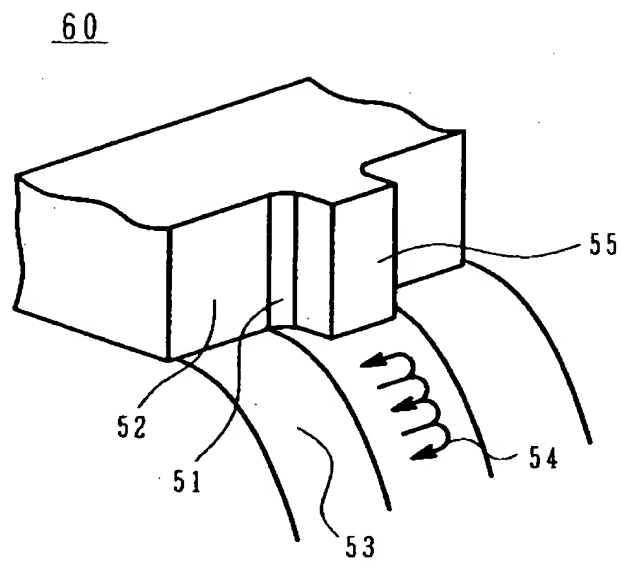


ラッピングによるABS面形成

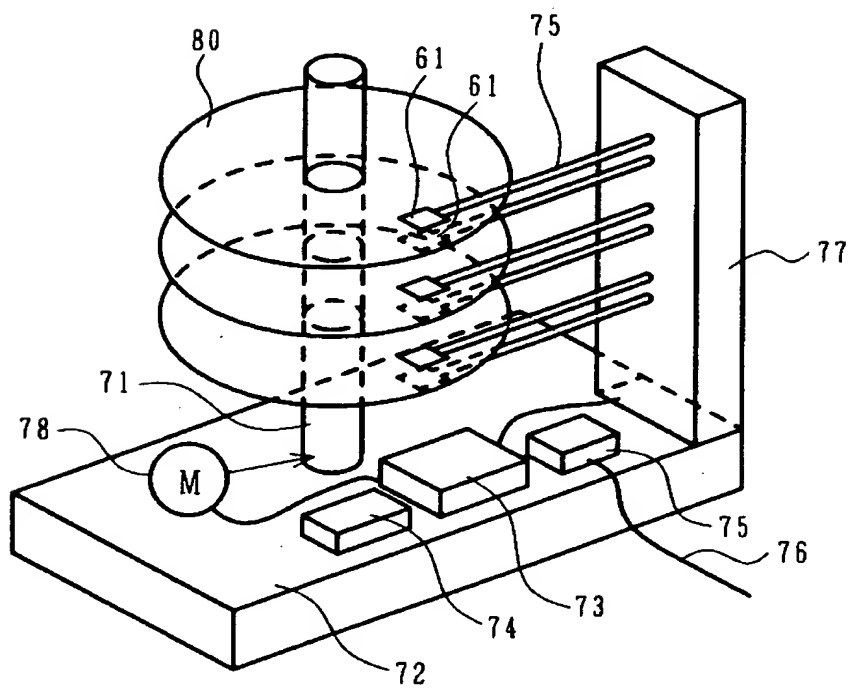
【図 14】



【図 15】



【図 16】





【書類名】 要約書

【要約】

【課題】 従来構造と比較して再生出力、 $S/N$ 、及びビットエラーレートの値が良好な磁気抵抗効果素子、再生ヘッド、および記録再生システムを得る。

【解決手段】 フリー層 3 とフリー層 3 上に形成されたバリア層 4 とバリア層 4 上に形成された固定層 5 の組合わせを基本構成とする磁気抵抗効果膜 2 0 を用いた、センス電流が当該磁気抵抗効果膜に対し略垂直に流れるタイプのシールド型磁気抵抗効果素子 2 5 が使用され、且つ下シールド 1 にアモルファス材料もしくは微結晶材料が使用されている磁気抵抗効果センサ 3 0 が示されている。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社